

CLIPPEDIMAGE= JP356133857A  
PAT-NO: JP356133857A  
DOCUMENT-IDENTIFIER: JP 56133857 A  
TITLE: MANUFACTURE OF HYBRID IC

PUBN-DATE: October 20, 1981

INVENTOR-INFORMATION:  
NAME  
OZAKI, RYOICHI

ASSIGNEE-INFORMATION:  
NAME  
FUJITSU LTD

COUNTRY  
N/A

APPL-NO: JP55036943  
APPL-DATE: March 25, 1980

INT-CL (IPC): H01L023/42; H01L023/36 ; H05K007/20  
US-CL-CURRENT: 257/718, 257/787 , 257/796

ABSTRACT:

PURPOSE: To improve heat dissipating property and obtain a hybrid IC of high power by a method wherein after the whole surface of an IC substrate having a lead terminal and a heat sink has been coated with resin, a portion of the heat sink is exposed, and an external heat sink is bonded to said exposed portion.

CONSTITUTION: A lead terminal 9 is attached to one side of a substrate 6 mounted with hybrid circuit elements 7 and 8, and a heat sink 10 to the back surface. The whole surfaces except for the end portion a of the terminal 9 are coated with epoxy resin 11. Then, a hole 12 is made to expose a portion of the heat sink 10, and through said hole, an external heat sink 13 is bonded to the heat sink 10. Thereby, heat dissipating property is improved, and a hybrid IC of high power can be obtained.

COPYRIGHT: (C)1981, JPO&Japio



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭56-133857

⑪ Int. Cl.<sup>3</sup>

H 01 L 23/42

23/36

H 05 K 7/20

識別記号

庁内整理番号

6426-5F

6426-5F

6123-5F

⑬ 公開 昭和56年(1981)10月20日

発明の数 1

審査請求 未請求

(全 3 頁)

⑭ ハイブリッド I C の製造方法

川崎市中原区上小田中1015番地

富士通株式会社内

⑮ 特 願 昭55-36943

⑯ 出 願 人 富士通株式会社

⑰ 出 願 昭55(1980)3月25日

川崎市中原区上小田中1015番地

⑱ 発 明 者 小崎良一

⑲ 代 理 人 弁理士 青木朗 外 3 名

明 細 書

1. 発明の名称

ハイブリッド I C の製造方法

2. 特許請求の範囲

1. 基板の上に複数個の回路素子を形成および搭載すると共に該基板の片側に複数個のリード端子を取着し、次いで該基板の裏面に熱伝導の良い金属で形成したヒートシンクを接合し、次いでリード端子の先端部を除いた他の部分を樹脂にて被覆したのち、前記ヒートシンクの一部が露出するまで樹脂被覆の一部を除去し、次いで該ヒートシンクの露出部に外部ヒートシンクを接合する工程より成るハイブリッド I C の製造方法。

3. 発明の詳細な説明

本発明はヒートシンクを有するハイブリッド I C の製造方法に関する。

従来、ハイブリッド I C のパッケージ方法には第1図に示す如くパッケージ1の両側に複数個のリード端子2を配設した DIP 型 (デュアル・インライン・パッケージ) と、第2図に示す如く複数

個のリード端子2をパッケージ1の片側のみ配設した SIP 型 (シングル・インライン・パッケージ) とがある。この SIP 型ハイブリッド I C は第3図の断面図に示す如く、素子3を形成および搭載した基板4にリード端子2を取着し、素子3を機械的および電氣的に保護するためにリード端子2の先端部を除いた他の部分をアイソピング塗料又は粉体塗料により樹脂外装5を施している。ところがこの樹脂外装5は金属あるいはセラミック等比して熱伝導が悪いため素子3の放熱を阻害している。本発明はこの欠点を改良するために案出されたものである。

このため本発明のハイブリッド I C の製造方法においては、基板の上に複数個の回路素子を形成および搭載すると共に該基板の片側に複数個のリード端子を取着し、次いで該基板の裏面に熱伝導の良い金属で形成したヒートシンクを接合し、次いでリード端子の先端部を除いた他の部分を樹脂にて被覆したのち、前記ヒートシンクの一部が露出するまで樹脂被覆の一部を除去し、次いで該ヒ-

トシンの露出部に外部ヒートシンクを接合する  
諸工程よりなることを特徴とするものである。

以下、添付図面に基づいて本発明の実施例につ  
き詳細に説明する。

第4図乃至第7図に第1の実施例の工程の説明  
図を示す。本実施例は先ず第4図に示す如く基板  
6に厚膜にて回路素子7を形成し、また薄膜の回  
路素子8を搭載してハイブリッド回路を構成し、  
基板6の片側にはリード端子9を半田付けする。  
さらに基板6の裏面には熱伝導の良い金属で形成  
したヒートシンク10を半田付け、あるいは接着  
剤で接合する。次に第5図の如く端子9の先端  
部を除いた他の部分をアイソピング法あるいは粉  
体塗装法等によりエポキシ等の樹脂11を被覆す  
る。次に第6図の如くヒートシンク10に連する  
穴12を樹脂11の表面より孔あけする。次いで  
第7図の如く穴12を通してヒートシンク10に  
外部のヒートシンク13を半田又は接着剤で接合  
する。

このように本実施例の製造方法により形成され

たハイブリッドICは素子7、8から発生する熱  
を基板6を通して裏面のヒートシンク10に伝え、  
さらに外部のヒートシンク13により空気中に放  
熱する。これにより従来に比して放熱性が格段に  
向上し高電力化が可能となる。

次に第2の実施例を第8図乃至第11図を用い  
て説明する。本製造方法は先ず第8図の如く素子  
7、8を形成および搭載し、リード端子9を取着  
した基板6の裏面に、予め突起14を形成してあ  
るヒートシンク15を接合する。次に第9図の如  
くリード端子9の先端部を除いた他の部分に前  
実施例と同様に樹脂11を被覆する。次いで鎖線  
で示すX-X線より切断し第10図に示す如くヒ  
ートシンク15の突起14を露出せしめる。次に  
第11図の如くヒートシンク15の突起14の露出  
面に外部ヒートシンク16を接合する。なおこの  
外部ヒートシンク16の接合は予めヒートシンク  
15の突起14にねじを形成しておき、これに  
外部ヒートシンク16をねじ止めする方法もある。  
このように本実施例の製造方法により形成され

ハイブリッドICの作用効果は前実施例と全く同  
様である。

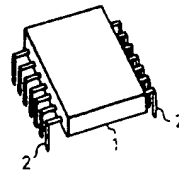
以上説明した如く本発明によるハイブリッド  
ICの製造方法は基板裏面にヒートシンクを接合  
し、該ヒートシンクに更に外部ヒートシンクを接  
合することにより、形成されたハイブリッドIC  
の放熱性を従来に比して格段に向上せしめ、高電  
力化を実現可能としたものである。

#### 4. 図面の簡単な説明

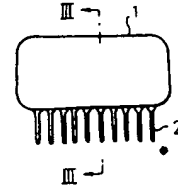
第1図は従来のDIP型ハイブリッドICの1例  
の斜視図、第2図は従来のSIP型ハイブリッド  
ICの1例の正面図、第3図は第2図のIII-III線  
における断面図、第4図乃至第7図は本発明にか  
かる第1の実施例のハイブリッドICの製造方法  
の工程説明図、第8図乃至第11図は第2の実施  
例の工程説明図である。

6…基板、7、8…素子、9…リード端子、  
10、15…ヒートシンク、11…樹脂、13、  
16…外部ヒートシンク、14…突起。

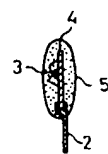
第1図



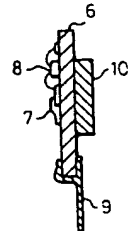
第2図



第3図



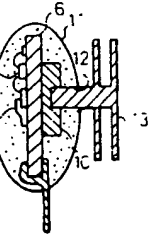
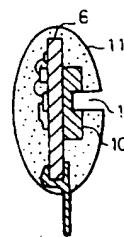
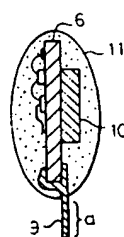
第4図



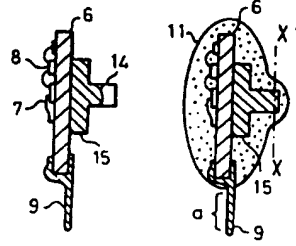
第5図

第6図

第7図



第 8 図 第 9 図



第 10 図 第 11 図

